

(11)Publication number : 10-301124

(43)Date of publication of application : 13.11.1998

(51)Int.Cl.

G02F 1/1339
G02F 1/136

(21)Application number : 09-123209

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 25.04.1997

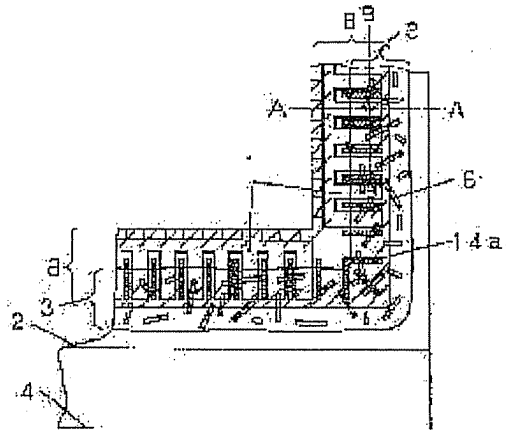
(72)Inventor : YAMAGISHI YASUTAKA

(54) ACTIVE MATRIX LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To make a picture frame narrow by overlappingly arranging the sealing material and a peripheral electric circuit and providing dummy patterns at specific positions on a substrate or making the spacer material in the sealing material the silica spherical spacer material.

SOLUTION: The sealing material 3 and one part of a peripheral electric circuit 1 are overlappedly arranged in the outside of a display area and a distance from a display screen till the end face of a counter substrate 2 is made small. Then, for example, dummy patterns 14a of an array side having 20 micrometer widths are arranged at a 100 micrometer interval at the part of the peripheral circuit being on an array substrate 14 and the peripheral electric circuit 1 is positioned in between the dummy patterns 14a of the array side. As a result, local pressures due to bar shaped spacer materials in the sealing material 3 to be generated at the time of the sticking pressurization of substrates 2, 4 are mainly applied to the dummy patterns 14a and the pressures are hardly applied to the peripheral electric circuit 1 positioned at parts of the sealing material and breakage of electric elements and the electric circuit is prevented.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

特開平10-301124

(43) 公開日 平成10年(1998)11月13日

(51) Int.Cl.⁶G 0 2 F 1/1339
1/136

識別記号

5 0 5
5 0 0

F I

G 0 2 F 1/1339
1/1365 0 5
5 0 0

審査請求 未請求 請求項の数 4 F D (全 7 頁)

(21) 出願番号 特願平9-123209

(22) 出願日 平成9年(1997)4月25日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 山岸 庸恭

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 弁理士 粟野 重孝

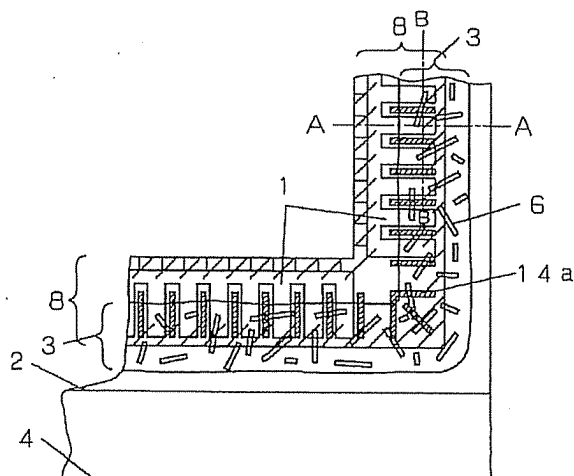
(54) 【発明の名称】 アクティブマトリックス液晶表示装置

(57) 【要約】

【課題】 液晶表示装置の製造工程の上下基板貼り合わせ加圧時において、シール材の内部のスペーサ材による周辺電気回路の破壊を解決し、有効画面率の高い狭額縁の周辺電気回路内蔵タイプの液晶表示装置を提供する。

【解決手段】 基板上の特定位置に、所定間隔でアレイ基板4上に周辺電気回路1の最大厚みよりも膜厚の高いアレイ側のダミーパターン14aを備えることにより、シール材3と周辺電気回路1を重ねて配置することが可能となり、狭額縁化を実現することができる優れた周辺電気回路内蔵タイプのアクティブマトリックス液晶表示装置を実現できる。

- 1 周辺電気回路
- 2 対向基板
- 3 シール材
- 4 アレイ基板
- 6 棒状スペーサ材
- 8 ブラックマトリックス
- 14a アレイ側のダミーパターン



【特許請求の範囲】

【請求項1】 表示領域外側に薄膜から構成される周辺電気回路を有するアレイ基板と、対向基板と、表示領域外側の前記アレイ基板と対向基板間にスペーサ材を含有するシール材とを備え、周辺電気回路上にシール材が位置する構成であって、アレイ基板上のシール材が位置する部分に厚さが周辺電気回路部の最大厚さ以上のダミーパターンを配設したことを特徴とするアクティブマトリックス液晶表示装置。

【請求項2】 表示領域外側に薄膜から構成される周辺電気回路を有するアレイ基板と、対向基板と、表示領域外側の前記アレイ基板と対向基板間にスペーサ材を含有するシール材とを備え、周辺電気回路上にシール材が位置する構成であって、対向基板上のシール材が位置する部分に厚さがアレイ基板上の周辺電気回路部の最大厚さ以上のダミーパターンを周辺電気回路と重ならないように配設したことを特徴とするアクティブマトリックス液晶表示装置。

【請求項3】 表示領域外側に薄膜から構成される周辺電気回路を有するアレイ基板と、対向基板と、表示領域外側の前記アレイ基板と対向基板間にスペーサ材を含有するシール材とを備え、周辺電気回路上にシール材が位置する構成であって、シール材が位置する部分であり、かつ周辺電気回路と重ならない部分に、アレイ基板上と対向基板上の両面から、相互に重なるようにそれぞれダミーパターンを形成し、前記する相互に重なる2つのダミーパターンの合計の厚さがアレイ基板上の周辺電気回路部の最大厚さ以上としたことを特徴とするアクティブマトリックス液晶表示装置。

【請求項4】 表示領域外側に薄膜から構成される周辺電気回路を有するアレイ基板と、対向基板と、表示領域外側の前記アレイ基板と対向基板間にスペーサ材を含有するシール材とを備え、周辺電気回路上にシール材が位置する構成であって、シール材の内部のスペーサ材をシリカ球状スペーサ材とすることを特徴とするアクティブマトリックス液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は薄膜からなる周辺電気回路をパネル用基板上に形成したアクティブマトリックス液晶表示装置の小型化、狭額縁化に関するものである。

【0002】

【従来の技術】 近年、小型軽量、低コスト化のために、周辺電気回路をパネル用基板上に形成したアクティブマトリックス液晶表示装置の開発、商品化が行われており、特に比較的低コスト基板を使用できる低温ポリシリコンをスイッチング素子に使用する方式は一部で商品化され、今後用途拡大が見込まれている。

【0003】 従来の周辺電気回路をパネル用基板上に形

成した低温ポリシリコンアクティブマトリックス液晶表示装置の一般的な例を、以下図に基づいて説明する。

【0004】 図9は、この従来例を示す液晶表示装置の平面図であり、また、図10は、図9のA-A線断面図である。

【0005】 表示領域外に周辺電気回路1、そして対向基板2の最外周部にシール材3が配置されている。この周辺電気回路1は、画素トランジスタに電圧を印加するための出力トランジスタやデータを転送するためのシフトレジスタ等から構成されており、画素トランジスタと同様に、無アルカリガラスからなるアレイ基板4上に、金属薄膜等の多層膜の成膜とフォトリソグラフィーによるパターンニングにより形成されている。また、このシール材3には液晶5を封止し、上下基板を装着するためにエポキシ系接着剤が使用されており、シール材3の内部には、上下の基板間隔を保持するためのガラスファイバー短繊維からなる棒状スペーサ材6が混入されている。

【0006】 また、シール材3の内周よりも内側には、液晶5が充填されており、さらに、上下の基板間隔を確保するために、樹脂材料からなる球状スペーサ材7がランダムに配置されている。

【0007】 周辺電気回路1は、上記シール材3の内周よりも内側、かつ表示領域外に配置されている。なお、図9、図10において、8はブラックマトリックス、9はカラーフィルター、10は画素トランジスタ、11は画素電極、12は共通電極、13aは下面偏光板、13bは上面偏光板をそれぞれ示している。

【0008】 しかしながら上記の従来例の構成では、シール材3と周辺電気回路1の位置を重ねて配置すると、液晶パネル製造工程においてアレイ基板と対向基板の貼り合わせ加圧の際にシール材3の内部に混入したガラスの棒状スペーサ材6の重なり合った部分で、局部的に過大な圧力が加わり、この部位に位置する周辺電気回路1が破壊され、動作不良になるという問題があった。

【0009】

【発明が解決しようとする課題】 そこで、周辺電気回路1をシール材3と重ならないようにシール材3の内周よりも内側に配置するようにすることが行われていたが、その手段によると製造上で発生するシール材3の位置のばらつきも考慮すると、表示領域から外側の面積（以下、額縁と称す）が大きくなってしまい、アレイ基板周辺電気回路1内蔵タイプの1つの大きな目的の狭額縁化に支障が生じていた。

【0010】 なお、この場合、シール材3の内周よりも内側にも樹脂材料からなる球状スペーサ材7が位置するが、分布密度が低く、しかも比較的低硬度の小さい樹脂球であることから、この構成では局部的な過大圧力による周辺電気回路1の破壊を防止することはできない。

【0011】 本発明は上記従来の問題点を解決するもの

で、狭額縁化を実現するアレイ基板周辺電気回路内蔵タイプのアクティブマトリックス液晶表示装置を提供することを目的とする。

【0012】

【課題を解決するための手段】この目的を達成するために本発明の周辺電気回路をパネル用基板上に形成したアクティブマトリックス液晶表示装置は、シール材と周辺電気回路を重ねて配置し、基板上の特定位置にダミーパターンを備えるか、もしくは、シール材の内部のスペーサ材を球状とする構成としたものである。

【0013】そして、ダミーパターンを備える構成によって、シール材と周辺電気回路を重ねて配置しても、液晶パネル製造工程においてアレイ基板と対向側基板の貼り合わせ加圧の際に生ずるシール材の内部の棒状スペーサ材による局所的な圧力が、主にダミーパターンに加わり、シール材部分に位置する周辺電気回路には圧力はほとんど加わらず、電気素子や回路の破壊を防止できる。

【0014】また、シール材に混入するスペーサ材の形状を球状にすることによって、アレイ基板と対向側基板の貼り合わせ加圧の際に、棒状スペーサ材の場合のような重なりが生ずることはないために、局所的な過大圧力は生ぜず周辺電気回路の破壊は生じ難くなる。

【0015】このようなことから、シール材と周辺電気回路を重ねて配置することが可能となり、周辺電気回路内蔵タイプのアクティブマトリックス液晶表示装置の狭額縁化を実現することができる。

【0016】

【発明の実施の形態】本発明は各請求項に記載された形態で実施できるものであり、請求項1記載のように、表示領域外側に薄膜から構成される周辺電気回路を有するアレイ基板と、対向基板と、表示領域外側の前記アレイ基板と対向基板間にスペーサ材を含有するシール材とを備え、周辺電気回路上にシール材が位置する構成であって、アレイ基板上のシール材が位置する部分に厚さが周辺電気回路部の最大厚さ以上のダミーパターンを配設することにより、アレイ基板と対向基板とを貼り合わせ加圧する際に周辺電気回路に圧力が加わることがなく、従って周辺電気回路の破壊を防いで、狭額縁化が実現できる。なお、ダミーパターンは複数としてダミーパターン間の間隔は密にした方がよい。

【0017】また、請求項2記載のように、対向基板上のシール材が位置する部分に厚さがアレイ基板上の周辺電気回路部の最大厚さ以上のダミーパターンを周辺電気回路と重ならないように配設することが好ましい。

【0018】また、請求項3記載のように、シール材が位置する部分であり、かつ周辺電気回路と重ならない部分に、アレイ基板上と対向基板上の両面から、相互に重なるようにそれぞれダミーパターンを形成し、前記する相互に重なる2つのダミーパターンの合計の厚さがアレイ基板上の周辺電気回路部の最大厚さ以上とすることに

より、本発明の目的である周辺電気回路の破壊を防いで狭額縁化が実現できる。

【0019】また、請求項4記載のように、周辺電気回路上のシール材の内部にはシリカ球状スペーサ材を配設することにより、周辺電気回路の破壊を防ぎつつ狭額縁化を図る本発明の目的を達成することができる。

【0020】

【実施例】以下に本発明の実施例について図面を参照しながら説明する。なお、図9、図10に示す従来例と同一構成部分には同一符号を付与し詳細な説明は省略する。

【0021】（実施例1）図1は、実施例1における液晶表示装置の平面図であり、また、図2（a）は、図1のA-A線断面図、図2（b）はB-B線断面図である。

【0022】図1において、表示領域外にシール材3と周辺電気回路1の一部が重なって配置されており、表示画面から対向基板2の端面までの距離が小さくなっている。

【0023】また、図2（b）に示すように、アレイ基板4上の周辺電気回路1の部分に100マイクロメートル間隔で20マイクロメートル幅のアレイ側のダミーパターン14aが配置されており、このアレイ側のダミーパターン14aの間に周辺電気回路1が位置している。このアレイ側のダミーパターン14aは、画素トランジスタ10や周辺電気回路1を形成する金属薄膜や金属酸化膜を積層し、パターンニングによって形成されたものであり、成膜する全ての膜を積層、残存することによって、周辺電気回路1の部分の最大厚み1.6マイクロメートルよりも0.2マイクロメートル厚い1.8マイクロメートルの厚さを有している。

【0024】なお、本実施例では吸湿等による前記回路の劣化を防止するために、周辺電気回路1はシール材3の位置ずれが生じても、シール材3の外周よりも全て内側に位置する構成としている。

【0025】ダミーパターンの形状は任意であり、周辺電気回路1の配線の関係で、ダミーパターンの一部を切り欠いたり、ドット状のパターンとしても構わない。

【0026】本構成により、表示画面から対向基板2の端面までの距離は1.4mmと従来例の場合の2.3mmよりもかなり縮小でき、液晶表示装置の有効表示面積率も3型パネルで90%と従来の場合の82%よりも大幅に改善することができた。

【0027】さらに、液晶パネル製造工程におけるアレイ基板と対向基板の貼り合わせ加圧による、電気素子や回路の破壊もなく生産することができる。

【0028】（実施例2）つぎに、本発明の実施例2について図面を参照しながら説明する。

【0029】図3は、実施例2を示す液晶表示装置の平面図であり、また、図4は、図3のB-B線断面図であ

る。

【0030】図3において、実施例1と同様に表示領域外にシール材3と周辺電気回路1の一部が重なって配置されており、表示画面から対向基板2の端面までの距離が小さくなっている。

【0031】また、図4に示すように、アレイ基板4上の周辺電気回路1の部分の間に位置する部分に、対向基板2上にカラーフィルター9からなる2.5マイクロメートル幅のダミーパターンが250マイクロメートル間隔で配置されている。この対向側のダミーパターン14bは、カラーフィルター9を形成する色顔料を含有するアクリル樹脂膜を2層積層しており、フォトリソグラフィによるパターンニングにより形成されたものである。

【0032】本実施例では、表示色再現の制約により、1層のカラーフィルター9の厚さが1.1マイクロメートルであることから、対向側のダミーパターン14b部は色の異なるカラーフィルター9を2層積層することにより、周辺電気回路1の部分の最大厚み1.6マイクロメートルよりも0.6マイクロメートル厚い2.2マイクロメートルの厚さを有している。

【0033】本構成により、実施例1と同様な効果を得ることができた。本実施例は、実施例1のようにアレイ基板4上に周辺電気回路1の最大高さよりも高いパターンを形成することが難しい場合に有効である。ただし、周辺電気回路1の密度が低く、ダミーパターンと周辺電気回路1の間隔が広く設定できる場合に限る必要がある。

【0034】(実施例3)さらに、本発明の実施例3について図面を参照しながら説明する。

【0035】図5は、実施例3における液晶表示装置の平面図であり、また、図6は、図5のB-B線断面図である。

【0036】図6に示すように、アレイ基板4上の周辺電気回路1の部分の間に、アレイ基板4上に幅2.5マイクロメートルのアレイ側のダミーパターン14aが形成されており、さらに、これに対向する部分の対向基板2上にカラーフィルター9の色層1層からなる1.5マイクロメートル幅の対向側のダミーパターン14bが形成されている。なお、ダミーパターンのピッチは300マイクロメートルである。

【0037】ここで、アレイ側のダミーパターン14aの厚さが1.6マイクロメートル、対向側のダミーパターン14bの厚さが1.1マイクロメートルであり、これを合計すると2.7マイクロメートルとなり、周辺電気回路1の部分の最大厚み1.6マイクロメートルよりも十分に厚くなっている。

【0038】本構成により、実施例1、2と同様な効果を得ることができた。本実施例は、実施例1のようにアレイ基板4上に周辺電気回路1の最大高さよりも高いパターンを形成することが難しい場合、実施例2のように

カラーフィルター9を2層化することが難しい場合に有効であり、また、周辺電気回路1との段差を大きくできるために、周辺電気回路1の配線の関係でダミーパターンのピッチを密に配置できない場合に有効である。

【0039】(実施例4)さらに、本発明の実施例4について図面を参照しながら説明する。

【0040】図7は、実施例4における液晶表示装置の平面図であり、また、図8は、図7のA-A線断面図である。

10 【0041】図7において、実施例1と同様に表示領域外にシール材3と周辺電気回路1の一部が重なって配置されており、表示画面から対向基板2の端面までの距離が小さくなっているが、実施例1～3のようなダミーパターンは形成していない。

20 【0042】本実施例では、シール材3中のスペーサ材として、実施例1～3のようなガラスファイバー短繊維からなる棒状スペーサ材6ではなく、シリカからなる球状スペーサ材6aを使用している。なお、このシリカ球状スペーサ材6aは平方ミリメートル当たり2000個以上の密度が必要である。

【0043】このシリカ球状スペーサ材6aを使用することにより、液晶パネル製造工程の両基板の貼り合わせ加圧の際に棒状スペーサ材6が重なり合うことがなく、局所的な過大な圧力が発生し難いので、シール材3と周辺電気回路1の一部が重なる構成であっても周辺電気回路1の破壊は生じ難く、ダミーパターンなしでも狭額縁化を実現することができる。

30 【0044】本実施例は、ダミーパターンの必要がないために周辺電気回路1の設計に制約が少なく、実施例1～3よりもさらなる狭額縁設計が可能となる。しかしながら、上下基板貼り合わせ時の加圧時には、周辺電気回路1の最大膜厚部とシリカ球状スペーサ材6aとの間に圧力が生ずるため、回路の破壊を防止するために、貼り合わせ時の加圧力の低圧化と均一化に注意する必要がある。

40 【0045】なお、実施例1～3と実施例4とを組み合わせる実施してもよい。さらに、実施例1～3において、実施例では周辺電気回路1の凸形状よりも厚いダミーパターンを配したが、周辺電気回路1の凸形状と同じ厚みのダミーパターンを配しても、耐貼り合わせ力には劣るものの、同等の狭額縁化を実現することができる。

【0046】

【発明の効果】以上のように本発明は、シール材と周辺電気回路を重ねて配置し、基板上の特定位置にダミーパターンを備えるか、もしくは、シール材の内部のスペーサ材をシリカ球状スペーサ材とする構成にすることにより、シール材と周辺電気回路を重ねて配置することが可能となり、狭額縁化を実現することができる優れた周辺電気回路内蔵タイプのアクティブマトリックス液晶表示装置を実現できるものである。

7

【図面の簡単な説明】

【図1】本発明の実施例1における液晶表示装置の要部平面図

【図2】(a)図1のA-A線断面図

(b)図1のB-B線断面図

【図3】本発明の実施例2における液晶表示装置の要部平面図

【図4】図3のB-B線断面図

【図5】本発明の実施例3における液晶表示装置の要部平面図

【図6】図5のB-B線断面図

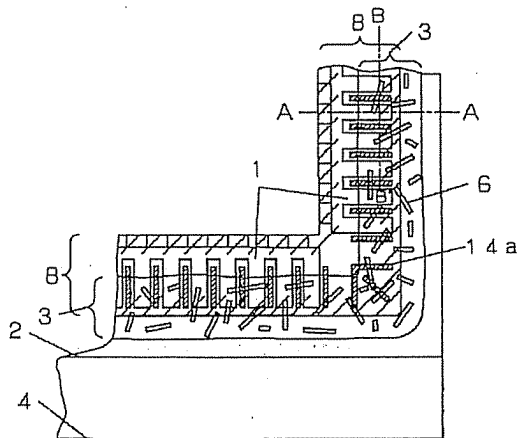
【図7】本発明の実施例4における液晶表示装置の要部平面図

【図8】図7のA-A線断面図

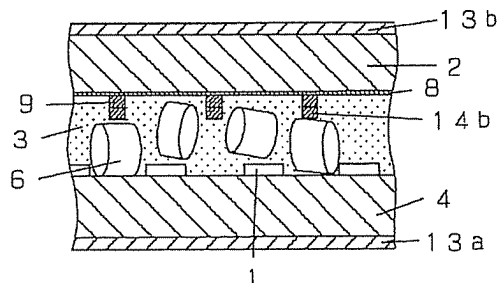
【図9】従来例における液晶表示装置の要部平面図

【図1】

- 1 周辺電気回路
- 2 対向基板
- 3 シール材
- 4 アレイ基板
- 6 棒状スペーサ材
- 8 ブラックマトリックス
- 14 a アレイ側のダミーパターン



【図4】



8

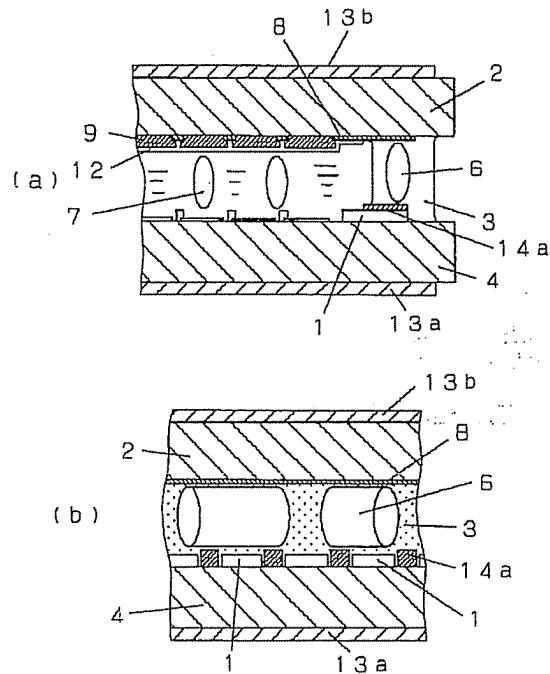
【図10】図9のA-A線断面図

【符号の説明】

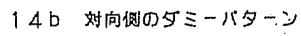
- 1 周辺電気回路
- 2 対向基板
- 3 シール材
- 4 アレイ基板
- 5 液晶
- 6 棒状スペーサ材
- 6 a シリカ球状スペーサ材
- 10 7 樹脂材料からなる球状スペーサ材
- 9 カラーフィルター
- 13 a 下面偏光板
- 13 b 上面偏光板
- 14 a アレイ側のダミーパターン
- 14 b 対向側のダミーパターン

【図2】

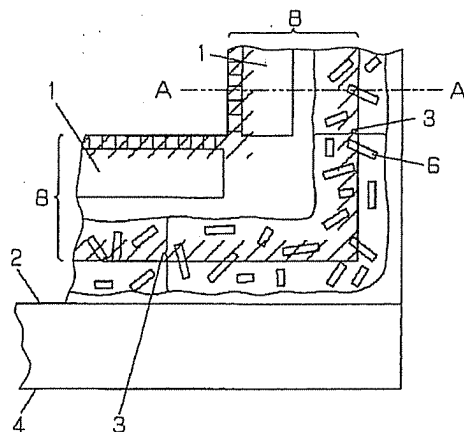
- 7 樹脂材料からなる球状スペーサ材
- 9 カラーフィルター
- 12 共通電極
- 13 a 下面偏光板
- 13 b 上面偏光板



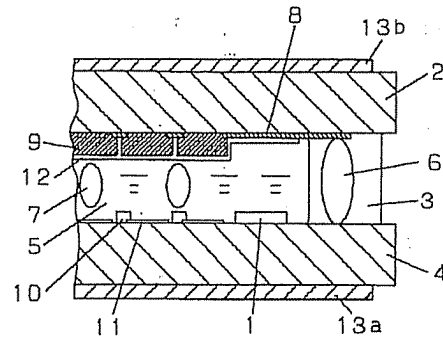
【図3】



【図6】



【図10】



CLAIMS

[Claim(s)]

[Claim 1] In the task-control method of the O ** rating system which performs the task of the highest priority which can be performed The priority after activation while using the stack after the waiting priority for activation after starting is applied to the task until activation is started, and activation are started by each task until it stops is established. When said waiting priority for activation of the task is higher than the priority after said activation of the task under activation and it carries out a deed and the priority after activation of each task beyond said waiting priority for activation of the task, activation initiation of a task The stack share method of a task without the waiting state characterized by inhibiting that activation initiation of other tasks with the waiting priority for activation below the after [activation] priority of the task is carried out simultaneously, and limiting a task to one for every priority in said waiting priority for activation.

[Claim 2] Said waiting priority for activation is the stack share method of a task without the waiting state according to claim 1 characterized by being the priority followed from 1 to n.

[Claim 3] Said waiting priority for activation is the stack share method of a task without the waiting state according to claim 1 or 2 characterized by making it in agreement with the task number of each task.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the task-control method at the time of performing a task in operation system (OS), and the method which will share the stack of a task without a waiting state if it says in more detail.

[0002]

[Description of the Prior Art] The main function of an operating system (OS) is called the kernel. A kernel supervises a task status, as shown in drawing 3 , and it is bearing the role which performs the task of the highest priority which can be performed. Usually, a task number and an execution priority are assigned to a task and a kernel controls a task by this. It will stop, after repeating ready condition, a running state, and an event waiting (completion waiting of I/O etc.) condition and performing ****, if it is started as shown in drawing 4 , and a task will be started again. Since the task of a priority higher than itself must be performed, it is in the condition that activation was interrupted compulsorily temporarily that the task of a running state changes to ready condition, and it calls this the condition, PURIEMPUSHON.

[0003] The activation procedure of the task in the whole system is shown in drawing 5 . In this case, in order to resume activation of the task included in the waiting for an event, or the task [PURIEMPUSHON / task], the condition of CPUs, such as a register just before going into the waiting for an event, is saved in memory, and when resuming, they must be restored to CPU. By this actuation, a task can succeed the condition before interruption and can continue activation. The memory area used for a context, a call, and preservation in the environment of the task saved is placed on a context stack area, a call, and a stack in many cases. The situation is shown in

drawing 6 .

[0004] Recently, a kernel will come to be used also for engine control of an automobile etc., and the memory which a stack area and a kernel need for task management needs to be saved to the degree of pole. As a method for that, the view of the task which does not take an event waiting state has come to be introduced. Task state transition of drawing 4 to an event waiting state disappears from the above backgrounds, and that a task is interrupted becomes only the case where it moves to ready condition by PURIEMPUSHON. The following two memory reduction methods are conventionally proposed on the assumption that a task without this event waiting state.

[0005] (1) The method which assigns many tasks to the same priority and reduces stack capacity. A context is restored whenever a task moves from interruption to a restart. That is, when a task is resumed, the stack area which the task uses is needed. Since there is an opportunity for activation of the task below the same priority as the task to also be resumed if a certain task becomes the waiting for an event when there is waiting for an event, each task must prepare the stack area of a proper for itself in preparation for a restart. This situation is shown in drawing 7 .

[0006] However, the task below the same priority does not have activation resumed, if a certain task starts activation when there is no waiting for an event until the task stops. Therefore, as shown in drawing 8 , when there is no waiting for an event, it means that what is necessary is just to prepare the greatest stack area for every priority in the stack area which each task belonging to the same priority needs. Furthermore, since it is restricted when activation of the task [PURIEMPUSHON / task] stops, that the task [PURIEMPUSHON / task] is resumed can also share a stack area between the tasks from which a priority differs. For this reason, if only the capacity of a stack which needs one stack area for every priority by the system like drawing 9 is prepared, it will end. By this, it becomes unnecessary to manage a stack area for every priority, and management data and a management routine can be reduced.

[0007] Thus, when there is waiting for an event and there is no waiting for an event about the required stack area for every task, reduction of a stack area is substantially made to the task of the same priority only by assigning one stack area. Furthermore, by unifying in the number to which the priority was restricted, if stack capacity is reduced and it excels, as shown in drawing 10 , memory space is reducible.

[0008] (2) The method which reduces data areas by using the priority which 1 to n followed. It considers as the priority which 1 to n followed, a task is limited to one for every priority, and a data area required for task management is reduced by making a task number in agreement with a priority. Although effectiveness differs greatly according to how (the mounting approach of a specification) to make a kernel, with this method, the information on an effective priority, the information on the effective task number belonging to each priority, and the information on a priority that the task in the information about a task belongs become unnecessary, and the management information of a task state can also be reduced substantially still more nearly extrinsically.

[0009]

[Problem(s) to be Solved by the Invention] By the way, the method of the above (1) and the method of (2) cannot be made to live together. The method of (1) needs making two or more tasks belong for the same priority, and it is because it needs for the method of (2) to limit the task which belongs to the same priority to one. Then, both these artificers took in the advantage of the method of (1) and (2), and considered whether the task-control method which enables the real-time system design suitable for little memory space would be unrealizable. The object of this

invention is to offer the stack share method of a task without the waiting state which makes easy the real-time system design of the high speed which works by the memory of small capacity, without dropping the engine performance of a kernel.

[0010]

[Means for Solving the Problem] This artificer succeeded in solving an above-mentioned problem by the following method.

1) Give two of the priorities after activation while using the stack after the waiting priority for activation after starting is applied to a task until activation is started, and activation are started until it stops.

2) Apply the conventional method of (1) to the priority after activation, and apply the method of (2) to the waiting priority for activation.

3) Let the priority after activation be the height beyond the waiting priority for activation.

Namely, the stack share method of the task which does not have a waiting state by this invention in order to attain said object In the task-control method of the O ** rating system which performs the task of the highest priority which can be performed The priority after activation while using the stack after the waiting priority for activation after starting is applied to the task until activation is started, and activation are started by each task until it stops is established. When said waiting priority for activation of the task is higher than the priority after said activation of the task under activation and it carries out a deed and the priority after activation of each task beyond said waiting priority for activation of the task, activation initiation of a task It inhibits that activation initiation of other tasks with the waiting priority for activation below the after [activation] priority of the task is carried out simultaneously, and it consists of said waiting priorities for activation so that a task may be limited to one for every priority. Moreover, the waiting priority for activation in the above-mentioned configuration of this invention can be made into the priority followed from 1 to n. The waiting priority for activation in the above-mentioned configuration of this invention can also be made in agreement with the task number of each task furthermore.

[0011]

[Function] According to the above-mentioned configuration, the real-time system design of the high speed which works by the memory of small capacity can be made easy.

[0012]

[Embodiment of the Invention] Hereafter, with reference to a drawing, the gestalt of operation of this invention is explained in detail. Drawing 1 is drawing showing the gestalt of operation of the DS of the task management which applied this invention method. CTNO (current task number)¹ memorizes the task number under activation, and CPRI (current priority)² is variable area which has memorized the priority after activation of the task under activation. RBMP (request bitmap)³ is variable area which has memorized the task which must start activation, and is realized as a bit map. That is, the bit position corresponding to the task which must start activation serves as ON. Since, as for the task, the consecutive numbers from 1 to n are assigned, this area can be managed with several words. TSKT (task table)⁴ has memorized the program execution starting address and the priority after activation for every task. Since it is in agreement with a task number, it is not necessary to memorize especially the waiting priority for activation. Moreover, in order to also realize the stack address as one share area to a system, it is not necessary to memorize anywhere.

[0013] Next, the kernel by this invention method explains the executive operation carried out to a task. Drawing 2 is drawing for explaining the operating condition of the stack by task executive

operation.

(1) Processing when the task of a idle state is started.

1) Turn ON the bit of RBMP3 corresponding to the number of an applicable task (the waiting priority for activation is decided).

2) Scheduling processing (3) HE ****.

[0014] (2) Processing when the task under activation is completed (halt).

1) Create the task of the minimum priority with the gestalt of this operation as a task which continues a dummy loop formation eternally. Therefore, when the task under activation is completed, the task [PURIEMPUSHON / at least one / the task / it] (it is in ready condition and the stack was used) will exist.

2) The context 6 of a task and the trace of activation which were ended are already removed from the stack, when a task requests termination from a kernel. Therefore, there is especially no processing that should be carried out to the ended task.

3) Set to CTNO1 the task number of the following context (context of the task of ready condition) 6 which has shunted to the stack 5, and, similarly set the priority after activation to CPRI2.

4) Scheduling processing (3) HE ****. In addition, when PURIEMPUSHON, the context 6 is premised on having shunted like drawing 2 for processing of 3.

[0015] (3) Scheduling processing.

1) If all the bits of RBMP3 are OFF (there is no task which is waiting for activation initiation), the task which is waiting for activation initiation is in the condition which one does not have, and progresses to processing of 4.

2) Choose the highest task of the waiting priority for activation from the bit (task number of the waiting for activation initiation) turned on [of RBMP3]. A number 1 asks for the highest priority, then the smallest bit number in the bit of ON. The number is a task number with the high No. 1 priority which is waiting for activation initiation, and is also a waiting priority for activation simultaneously.

3) Measure the priority CPRI2 after activation of the task (task which is using the stack) of an activation schedule with the task number (= waiting priority for activation) and degree for which it asked by 2.

4) If CPRI2 is high or equal, the task context of the task of an activation schedule will be restored next from a stack, and processing of the task will be continued.

5) If CPRI2 is low, the bit corresponding to the task number for which it asked by 2 from RBMP will be returned off, and the next processing will be performed.

1) Set to CTNO1 the task number for which it asked by 2, and set to CPRI2 in quest of the priority after activation of TSKT4 which similarly corresponds from the task number.

2) Ask for a starting address from TSKT4 as well as 1. The content of the register in the case of starting task activation etc. is set to the register of CPU.

3) Make processing start from a starting address.

In addition, in the comparison of 3, since the waiting priority for activation initiation of the task which that CPRI2 is low searched for by 2 is more than CPRI, the priority after activation higher than the priority will also be higher than CPRI.

[0016]

[Effect of the Invention] As mentioned above, the priority after activation as explained, while the stack after the waiting priority for activation after starting is applied to the task at each task until activation is started, and activation are started until it stops is being used for this invention is

established. When the waiting priority for activation of the task is higher than the priority after activation of the task under activation and it carries out a deed and the priority after activation of each task beyond the waiting priority for activation of the task, activation initiation of a task It inhibits that activation initiation of other tasks with the waiting priority for activation below the after [activation] priority of the task is carried out simultaneously. In the waiting priority for activation It is effective in the ability to perform the real-time system design suitable for little memory space, without the system design in which both the advantages of conventional (1) and the method of (2) were harnessed becoming possible, and dropping the engine performance of a kernel, since it constitutes so that a task may be limited to one for every priority.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] Drawing 1 is drawing showing the gestalt of operation of the DS of the task management which applied this invention method.

[Drawing 2] It is drawing for explaining the operating condition of the stack by task executive operation.

[Drawing 3] It is drawing for explaining the function of the kernel in OS.

[Drawing 4] It is drawing for explaining task status transition.

[Drawing 5] It is drawing showing an example of a change of an activation task.

[Drawing 6] It is drawing for explaining preservation and reinstatement of a context.

[Drawing 7] It is drawing for a stack to explain required event waiting to each task.

[Drawing 8] It is drawing for explaining those without the waiting for an event which are made into one stack for every priority.

[Drawing 9] It is drawing for explaining the operating condition of a share stack.

[Drawing 10] It is drawing for explaining the stack reduction by priority integration.

[Description of Notations]

1 -- CTNO

2 -- CPRI

3 -- RBMP

4 -- TSKT

5 -- Stack

6 -- Context